

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-244578

(43)Date of publication of application : 19.09.1997

(51)Int.Cl.

G09G 3/28

(21)Application number : 08-055631

(71)Applicant : FUJITSU LTD

(22)Date of filing : 13.03.1996

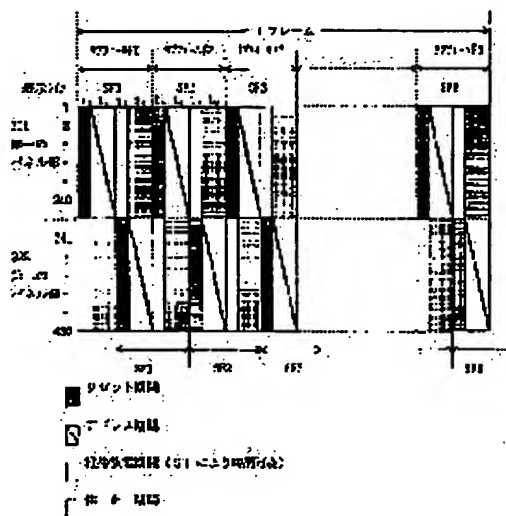
(72)Inventor : MACHIDA ATSUSHI  
KANAZAWA GIICHI

## (54) PLASMA DISPLAY DEVICE AND ITS DRIVING METHOD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce the driving time of one subframe.

**SOLUTION:** The display panel is provided with plural X electrodes, plural scanning Y electrodes and plural address electrodes, which intersect with the Y electrodes. The device is driven during the address period in which electrostatic discharges are selectively conducted between the Y electrodes and the address electrodes for lighting while the Y electrodes are scanned and during the sustaining electrostatic discharging period in which lighting is sustained by conducting sustained discharges between the X and Y electrodes against the cells that are lighted during the address period succeeding an address period. Note that in the panel, the address electrodes are shared and the Y electrodes are divided at least into a first panel section 321 and a second panel section 322. When a driving is conducted against the section 321 during the address period, a driving is conducted against the section 322 during the sustained discharge period. Moreover, when a driving is conducted against the section 321 in the sustained discharge period, a driving is conducted against the section 322 during the address period.



## LEGAL STATUS

[Date of request for examination] 11.12.2002

[Date of sending the examiner's decision of rejection] 06.07.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-244578

(43) 公開日 平成9年(1997)9月19日

(51) Int. Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/28		4237-5H 4237-5H	G 0 9 G 3/28	W K

審査請求 未請求 請求項の数6 O L (全 16 頁)

(21) 出願番号 特願平8-55631

(22) 出願日 平成8年(1996)3月13日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 町田 淳

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 金澤 義一

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74) 代理人 弁理士 土井 健二 (外1名)

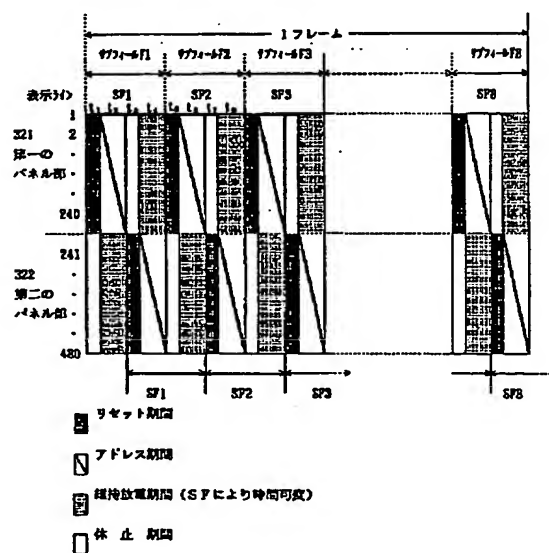
(54) 【発明の名称】 プラズマ表示装置及びその駆動方法

(57) 【要約】

【課題】 1サブフレームの駆動時間を短縮する。

【解決手段】 複数のX電極と、複数のスキャン用のY電極と、Y電極に交差して設けられる複数のアドレス電極とが設けられたパネルを有し、Y電極をスキャンしながらY電極とアドレス電極との間に選択的に放電させて点灯させるアドレス期間と、アドレス期間に続いてアドレス期間で点灯したセルに対してX、Y電極間で維持放電を起こして点灯を維持する維持放電期間とで駆動されるプラズマ表示装置において、パネルが、アドレス電極が共通で、Y電極が二つに分けられた第一のパネル部と第二のパネル部に少なくとも分けられ、第一のパネル部に対してアドレス期間の駆動を行なう時に第二のパネル部に対して維持放電期間の駆動を行ない、第一のパネル部に対して維持放電期間の駆動を行なう時に第二のパネル部に対してアドレス期間の駆動を行なう。

実施の形態の1フレーム分のタイムチャート図



【特許請求の範囲】

【請求項1】複数のX電極と、複数のスキャン用のY電極と、該Y電極に交差して設けられる複数のアドレス電極とが設けられたパネルを有し、前記Y電極をスキャンしながら該Y電極とアドレス電極との間に選択的に放電させて点灯させるアドレス期間と、該アドレス期間に続いてアドレス期間で点灯したセルに対して前記X、Y電極間で維持放電を起こして点灯を維持する維持放電期間とで駆動されるプラズマ表示装置において、前記パネルが、前記アドレス電極が共通に設けられ、第一の複数のY電極を有する第一のパネル部と、第二の複数のY電極を有する第二のパネル部に少なくとも分けられ、

該第一のパネル部に対して前記アドレス期間の駆動を行なう時に該第二のパネル部に対して前記維持放電期間の駆動を行ない、該第一のパネル部に対して前記維持放電期間の駆動を行なう時に該第二のパネル部に対して前記アドレス期間の駆動を行なう駆動装置を設けたことを特徴とするプラズマ表示装置。

【請求項2】請求項1記載のプラズマ表示装置において、

前記駆動装置は、

前記アドレス期間中は、該アドレス電極に基準電位又は選択電位を与えスキャン時のY電極にスキャン電位を与えて、両電極間に放電を発生させ、

前記維持放電期間中は、該X、Y電極間に交互に維持電圧を与えて、両電極間に維持放電を発生させ、

該基準電位と選択電位は、前記維持電圧の間の電位であって、維持放電期間中に該アドレス電極とXまたはY電極との間に放電が発生する電圧より低い電圧が印加されることを特徴とする。

【請求項3】請求項1又は2記載のプラズマ表示装置において、

前記駆動装置は、前記アドレス期間に先立つリセット期間に、全てのセルをリセットする駆動を行い、第一または第二のパネル部がリセット期間中の時には、他方のパネル部は休止状態にすることを特徴とする。

【請求項4】複数のX電極と、複数のスキャン用のY電極と、該Y電極に交差して設けられる複数のアドレス電極とが設けられたパネルを有し、前記Y電極をスキャンしながら該Y電極とアドレス電極との間に選択的に放電させて点灯させるアドレス期間と、該アドレス期間に続いてアドレス期間で点灯したセルに対して前記X、Y電極間で維持放電を起こして点灯を維持する維持放電期間とで駆動されるプラズマ表示装置において、複数の第一のY電極を有する第一のパネル部に対して前記アドレス期間の駆動を行い、複数の第二のY電極を有する第二のパネル部に対して前記維持放電期間の駆動を行なう第一の駆動期間と、前記第一のパネル部に対して前記維持放電期間の駆動を

行い、前記第二のパネル部に対して前記アドレス期間の駆動を行なう第二の駆動期間とを含むことを特徴とするプラズマ表示装置の駆動方法。

【請求項5】請求項4記載のプラズマ表示装置の駆動方法において、

前記アドレス期間中は、該アドレス電極に基準電位又は選択電位を表示データに従って与え、Y電極に順次スキャン電位を与えてスキャンし、該スキャン電位が与えられたY電極と選択電位が与えられたアドレス電極との間に放電を発生させ、

前記維持放電期間中は、該X、Y電極との間に交互に逆極性の維持電圧を与えて両電極間に維持放電を発生させ、

該基準電位、選択電位及び維持電圧が、維持放電期間中のXまたはY電極とアドレス電極との間に放電発生に必要な電圧より低い電圧が印加されるよう設定されていることを特徴とする。

【請求項6】請求項4又は5記載のプラズマ表示装置の駆動方法において、

前記第一の駆動期間と第二の駆動期間が繰り返され、第一の駆動期間から第二の駆動期間の間に第二のパネル部がリセットされ、第二の駆動期間から第一の駆動期間の間に第一のパネル部がリセットされるリセット期間を含むことを特徴とする。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマ・ディスプレイ・パネル（PDP）において、アドレス期間を短縮して階調数の増加を可能にしたPDP装置及びその駆動方法に関する。

【0002】

【従来の技術】2枚のガラス基板の間でプラズマ放電を発生して所定の画像を表示するPDP装置は、薄型で鮮明な画面を実現することができる次世代の表示装置として開発が行なわれている。

【0003】そのPDP装置の一つとして、交流（AC）型のPDPがある。AC型PDPの基本的な原理は、最初に高い電圧の書き込みパルスを電極間に印加して放電させ、放電に伴う壁電荷を生成し、その後極性が異なり書き込み時より低い電圧の維持放電パルスを交互に印加することで、壁電荷による電圧と維持放電電圧の和電圧に従って再度放電を繰り返して行なわせるものである。

【0004】AC型PDPには、種々の電極構成のものがあるが、階調表示を行なうカラーPDPの場合には、放電により発生する紫外線で放電セル内の蛍光体を励起していて、この蛍光体は一般に放電に伴うイオン衝撃に弱いことから、面放電を利用した3電極構造が一般に用いられている。そして、その3電極を2枚のガラス基板上にどの様に配置するかについても種々の変形がある。

また、蛍光体からの可視光の取り出し方についても、透過型と反射型があり、更に放電セルを区分けする障壁についても四方囲むものや一方のみ設けられるものなどの変形がある。

【0005】本明細書では、その一例として、維持放電を行なう2つの電極を一方の基板上に設け、アドレス放電を行なうための第3の電極（アドレス電極）を反対側の基板上にその2つの電極に交差して設け、障壁がアドレス電極に平行にのみ設けられ、更に可視光を反射して取り出すものを例にして説明することにする。しかしながら、種々の変形例が可能であることは、上記の通りである。

【0006】図6は、その3電極で面放電のAC型PDPの概略平面図である。また、図7及び図8はその概略断面図である。図6に示される通り、櫛歯状のX電極12と複数のY電極14が水平方向に平行に互い違いに設けられている。そして、それと直交して複数のアドレス電極16が設けられている。アドレス電極16の両側に平行に障壁18が設けられ、その障壁18に挟まれた一対のX電極12、Y電極14及びアドレス電極16の一組でセル20を構成する。

【0007】これらの断面構造は、図7及び図8に示される通りである。背面ガラス基板21上にアドレス電極16、蛍光体22及び障壁18が積層されている。また、前面ガラス基板23上に、透明電極24と低抵抗（CuやCr）のバス電極25からなる維持電極28（X電極12とY電極14）、誘電体層26及びその保護層であるMgO層27が図示の通り積層されている。そして、放電によって発生した紫外線によって蛍光体22で励起されて発生した可視光が、反射光30として透明電極24を透過して前面ガラス基板23から放射される。RGBのセルを隣接させることで、カラー表示が可能になる。

【0008】図9は、PDPを駆動するための周辺回路を示すブロック図である。図1乃至3で説明したPDPパネル32の各電極を駆動するX共通ドライバ120、Yスキャンドライバ140、Y共通ドライバ144、及びアドレスドライバ160がそれぞれ設けられている。また、これらのドライバを制御する制御回路34には、ドットクロック1、表示データ2、垂直同期信号3、及び水平同期信号4が供給される。表示データ制御部36では、表示データ2からの表示される画像に対応するデータを記憶するフレームメモリ38を有し、また、パネル駆動制御部40には、Yスキャンドライバ制御部41と共通ドライバ制御部42が含まれる。

【0009】図10は、AC型PDPの従来の一般的な駆動波形図である。AC型PDPの駆動は、リセット期間、アドレス期間及び維持放電期間から構成されるサブフィールドの組み合わせで行なわれる。リセット期間では、X電極に全面書き込みパルスを一斉に印加し、全て

のセルを点灯、消滅させて、リセットする。そして、続くアドレス期間で、Y電極をスキャンしながらアドレス電極16に対して、点灯させるべきセルに対応する電極にアドレスパルスを印加する。その結果、アドレス電極16とY電極14との間に高い電位差（図10の例では $150+50=200\text{V}$ ）が生じプラズマ放電が起こる。これを種火としてX電極12とY電極14との間（同様に $200\text{V}$ 発生）にも放電が移行し、対応するX電極とY電極上のMgO層27面に後の維持放電が可能な量の壁電荷が蓄積する。アドレス期間では、全Y電極14に対して放電を行なう必要がありかなりの時間を要することになる。

【0010】そして、アドレス期間に続く維持放電期間では、Y電極14とX電極12との間に維持パルス $V_s$ を交互に印加することで、点灯中のセルではアドレス期間中に蓄積した電荷による電位に更に維持パルス $V_s$ の電圧を追加され、両電極間で交互に放電が行なわれる。従って、維持放電期間では、全Y電極と全X電極に対して維持パルスが印加されることになる。この維持放電期間を長くすると、人間の目には明るく見え、短くすると暗く見えることになる。即ち、維持放電期間によって輝度が調節される。

【0011】図11は、1フレーム分のタイムチャート図であり、図10のサブフィールドを8回繰り返すことで1フレーム分の画像を表示することができる点を示す。即ち、図10で説明した通り、各サブフィールドはリセット期間、アドレス期間及び維持放電期間で構成され、その維持放電期間が例えば1:2:4:8:16:32:64:128の比率とされている。その結果、8個のサブフィールドを組み合わせることで、最高で256階調の表示を行なうことができる。従って、8個のサブフィールドでは、それぞれ同じ長さのリセット期間及びアドレス期間と異なる長さの維持放電期間になる。

#### 【0012】

【発明が解決しようとする課題】例えば60Hzのノンインターレース方式の場合では、1フレームの時間は $1/60$ 秒の16.6msになる。ところが、より多階調化が進められるとサブフレームの個数を増やす必要が生じたり、より大画面化が進められてYスキャン電極の本数が増加した場合には、1フレームの時間内での駆動が困難になることが予想される。しかも、維持放電期間が短い方のサブフィールドでは、実際にはアドレス期間が維持放電期間よりリセット期間よりかなり長くなっている。

【0013】従って、本発明の目的は、多階調化や大画面化に対応することができるPDP装置の駆動方法およびその装置を提供することにある。

【0014】また、本発明の別の目的は、リセット期間やスキャンに要する時間等を短縮することなく、多くのサブフィールドを1フレーム内に収めることができるPDP装置の駆動方法およびその装置を提供することにある。

る。

【0015】

【課題を解決するための手段】上記の目的は、複数のX電極と、複数のスキャン用のY電極と、該Y電極に交差して設けられる複数のアドレス電極とが設けられたパネルを有し、前記Y電極をスキャンしながら該Y電極とアドレス電極との間に選択的に放電させて点灯させるアドレス期間と、該アドレス期間に続いてアドレス期間で点灯したセルに対して前記X、Y電極間で維持放電を起こして点灯を維持する維持放電期間とで駆動されるプラズマ表示装置及びその駆動方法において、前記パネルが、前記アドレス電極が共通に設けられ、第一の複数のY電極を有する第一のパネル部と、第二の複数のY電極を有する第二のパネル部に少なくとも分けられ、該第一のパネル部に対して前記アドレス期間の駆動を行なう時に該第二のパネル部に対して前記維持放電期間の駆動を行ない、該第一のパネル部に対して前記維持放電期間の駆動を行なう時に該第二のパネル部に対して前記アドレス期間の駆動を行なう駆動装置を設けたことを特徴とするプラズマ表示装置及びその駆動方法を提供することにより達成される。

【0016】一方のパネル部がアドレス駆動をしている間に他方のパネル部が維持放電駆動を行なうことで、駆動時間を短縮することができる。従って、より多くのサブフレーム期間を設けることができるので多階調化に対応することができる。また、より多くのY電極のスキャンを行なうことができるので、大画面化に対応することができる。

【0017】更に、上記のプラズマ表示装置は、第一と第二のパネル部でアドレス電極が共通に使用されるので、一方のパネル部がアドレス期間中にアドレス電極を駆動して書き込み動作を行なっている間に、他方のパネル部の維持放電期間の駆動に伴ってX、Y電極に維持電圧を印加しているので、共通のアドレス電極によって他方のパネル部で放電が発生することを避ける必要がある。

【0018】その為、本発明の駆動装置または駆動方法は、前記アドレス期間中は、該アドレス電極に基準電位又は選択電位を与えスキャン時のY電極にスキャン電位を与えて、両電極間に放電が発生させ、前記維持放電期間中は、該X、Y電極間に交互に維持電圧を与えて、両電極間に維持放電が発生させ、該基準電位と選択電位は、前記維持電圧の間の電位であって、維持放電期間中に該アドレス電極とXまたはY電極との間に放電が発生する電圧より低い電圧が印加されることを特徴とする。

【0019】また、アドレス期間と維持放電期間とを繰り返して画像表示する為、アドレス期間の前に全セルをリセットする駆動期間が必要になる。その為、本発明の前記駆動装置または駆動方法は、前記アドレス期間に先立つリセット期間に、全てのセルをリセットする駆

動を行い、第一または第二のパネル部がリセット期間中の時には、他方のパネル部は休止状態にすることを特徴とする。

【0020】

【発明の実施の形態】以下、図面に従って本発明の実施の形態について説明する。しかしながら、本発明の技術的範囲がそのような実施の形態に限定されることはない。

【0021】図1は、本実施の形態のPDPの概略ブロック図である。図9に示された同じ部分には同じ引用番号を付している。図1のPDPのパネルの構造は、図6、7、8で示したのと同じであるので、ここで再度説明することは行なわない。図9と異なる点は、パネルが上下に二分割され、第一のパネル部321と第二のパネル部322から構成され、それぞれのパネル部に対して、Xドライバ121、122、Yスキャンドライバ141、142及びY共通ドライバ1、2が設けられている点である。第一、第二のパネル部321、322の分割方法は、適宜変更することができる。必要な点は、スキャンされるY電極が二つのグループに分割されている点である。従って、電極の構成が複雑にはなるが、奇数本目のY電極を第一のパネル部にして、偶数本目のY電極を第二のパネル部にすることも可能である。但し、構造を単純化するには、図1に示した通り上下で二つに分割することが望ましい。

【0022】図2は、図1の如く構成したPDPを駆動する場合の1フレーム分のタイムチャート図である。この例に示される通り、第一のパネル部321には、半分の本数のY電極しかなく、その分スキャンすべきY電極の本数が半分になるのでアドレス期間は従来の半分になる。例えば、サブフィールド1において、第一のパネル部321側では、期間t1でリセット期間となり、期間t2でアドレス期間となる。そして必要な休止期間t3の後、期間t4で第一のパネル部321に属するY電極とX電極の間で維持パルスが交互に印加される。従って、Y1スキャンドライバ141とX1ドライバ121により維持パルスが印加される。

【0023】一方、第二のパネル部322側では、期間t3の間にリセットを行い、期間t4で第一のパネル部321側が維持放電を行なっている間に書き込みを行なう。従って、期間t4がアドレス期間となる。そして、第一のパネル部321のリセット期間t5の間休止した後、第一のパネル部321のアドレス期間t6の間に維持放電を行なう。

【0024】このように、基本的には第一と第二のパネル部ではアドレス期間と維持放電期間とを交互に繰り返すようにする。従って、1サブフィールドの期間内で見ると、第一と第二のパネル部のアドレス期間の合計は、従来の場合のアドレス期間と同等の時間であり、それぞれのアドレス期間中に他方の維持放電を行なうので、維

持放電の期間が要らなくなる。勿論、リセット期間は2回発生するが、リセット期間自体非常に短い期間であるので支障はない。それぞれのアドレス期間の長さにもよるが、アドレス期間内に他方の維持放電期間が納まる場合は、その維持放電期間の分だけ各サブフィールドの長さは短くなり、アドレス期間より他方の維持放電期間が長くなっても、その長くなった分のみサブフィールドの長さが長くなるだけである。

【0025】従って、1フレーム全体でみると、従来と同じサブフレーム数で比較すれば本発明の方が短い時間になるのは明らかである。従って、その分だけサブフレームの数を増やしてより多段階に対応することができるし、また大画面に対応することもできる。

【0026】図3は、1つのサブフィールド内での駆動波形図を示す。時間に沿って動作を説明する。従来の例の図10と異なる点は、アドレス電極の基準電圧が50vと高くなっている点である。

【0027】先ず、期間t1において、第一のパネル部321側では、X1電極に全面書き込みパルスとして330vの高い電圧を印加する。これにより、以前の表示状態にかかわらず全てのセルで放電が行なわれる。そして、その直後にX1電極が0vになり、全セルにおいて壁電荷の電圧が放電開始電圧を越えて放電が開始される。この放電は、電極間の電位差がないので、それにより壁電荷が形成されることはなく、空間電荷は自己中和して放電が終息する。この自己消去放電によって、第一のパネル部321内の全セルが壁電荷のない均一な状態となり、リセットされる。

【0028】次に、期間t2にて、負電圧のスキャンパルスVY(-150v)をY1電極に印加しながら、表示データに従ってアドレス電極16にアドレスパルスVa(60v)を印加する。従って、Y1電極とアドレス電極との間には200vが印加され、放電が発生する。そしてそれを種火にしてY1電極とX1電極との間にも放電が発生し、壁電荷が蓄積される。

【0029】期間t2は、第二のパネル部322では維持放電期間に対応する。従って、維持パルスVsが交互にX2電極とY2電極の間に印加される。この時、第二のパネル部322側では、第一のパネル部321での書き込み用のアドレスパルスVa(60v)が印加されるアドレス電極と第二のパネル部322での維持パルスVsが印加されるX2、Y2電極との間で放電が発生することは避けなければならない。本実施の形態の例では、アドレス電極のアドレスパルスVaを60v、基準電圧を50vと従来よりも高めに設定することで、かかる放電を避けるようにしている。

【0030】即ち、図7のパネルの断面図に示される通り、期間t2では第一のパネル部321では、アドレス電極16とY電極14との間で書き込みの放電が発生する必要がある。一方、第二のパネル部322では、同じ

アドレス電極16を使用しているが、X電極12とY電極14との間での面放電を繰り返す必要がある。従って、第二のパネル部322では、アドレス電極16とX、Y電極12、14との間での放電を発生させることは避けなければならない。

【0031】図4は、アドレス電極の電位と維持電極であるX、Y電極の電位との間の関係を示す図である。両方の電位が所定の関係になる一定の領域(図中の安定動作領域)に該当する場合には、両電極間での放電が発生しないという特性を持つ。即ち、X、Y電極の基準電圧と維持パルスVaの電圧とが極端に低い又は高い電圧でなければ、アドレス電極の電圧をそれらの中間の領域にすることで放電を避けることができるのである。従って、第二のパネル部322では、安定動作領域内に入る電圧関係になり、第一のパネル部321での選択アドレス電極では安定動作領域外に入るような電圧関係になるようなアドレス電極の電圧を選択すれば良いことになる。

【0032】その為に、図3の例では、アドレス電極の基準電位(OFF電位)を0vから50vに引き上げている。こうすることで、第二のパネル部322側の維持放電の電圧0vとVs(180v)に対してアドレス電極との間に放電が発生することはなく、維持放電に影響を与えることはない。

【0033】図3に戻って、期間t3では、第一のパネル部321で休止し、第二のパネル部322ではリセット期間となる。動作は上述したのと同様である。そして、期間t4では第一のパネル部で維持放電期間、第二のパネル部でアドレス期間になる。

【0034】図5は、別の駆動波形の例である。図3と異なる点は、アドレス電極の基準電圧を0vに戻し、その分維持放電期間におけるX、Y電極の基準電圧を維持パルスVsの半分程度下げて-90v、+90vとした点である。つまり、アドレス電極のアドレスパルスが印加された時の電圧は下げられたが、維持電極であるX、Y電極側の電圧もそれに伴い下げられている。従って、同様にアドレス電極と維持期間中の維持電極(X、Y電極)との間に放電が発生することはない。それ以外の点は、図3の場合と同じであるので、説明は繰り返さない。

【0035】以上の実施の形態の例では、維持電極を一方の基板上に設けアドレス電極を他方の基板上に設け障壁をアドレス電極に平行に設けた例で説明した。しかしながら、前述の通り、種々の変形構造であっても、基本的にアドレス期間と放電維持期間が必要な場合に、本発明によればパネルを2つに分割してアドレス期間と放電維持期間とを交互に行なうことで、サブフレームに要する期間を短くすることができる。

【0036】

【発明の効果】以上説明した通り、本発明によれば、P

DPを二つのパネル部に分割し、それぞれのパネル部でのアドレス期間と維持放電期間とを交互に行なうことができる。従って、各サブフレームの期間を短くすることができ、その結果、複数のサブフレームから構成されるフレームの期間も短くすることができる。その為、1フレームの期間が固定的に制限させていたとしても、より多くのサブフレームを挿入することができ、或いはパネルを大型化してより多くのY電極を備えることができる。従って、より多階調化あるいはより大画面化に対応することができる。

【図面の簡単な説明】

【図1】実施の形態のPDPの概略ブロック図である。

【図2】実施の形態の1フレーム分のタイムチャート図である。

【図3】実施の形態の駆動波形図(1)である。

【図4】アドレス電極の電位と維持電極の電位との関係図である。

【図5】実施の形態の駆動波形図(2)である。

【図6】AC型PDPの概略平面図である。

【図7】AC型PDPの概略断面図である。

【図8】AC型PDPの概略断面図である。

【図9】従来のPDPを駆動するための周辺回路のブロック図である。

【図10】AC型PDPの従来の一般的な駆動波形図である。

【図11】従来の1フレーム分のタイムチャート図である。

【符号の説明】

1 2 X電極

1 4 Y電極

1 6 アドレス電極

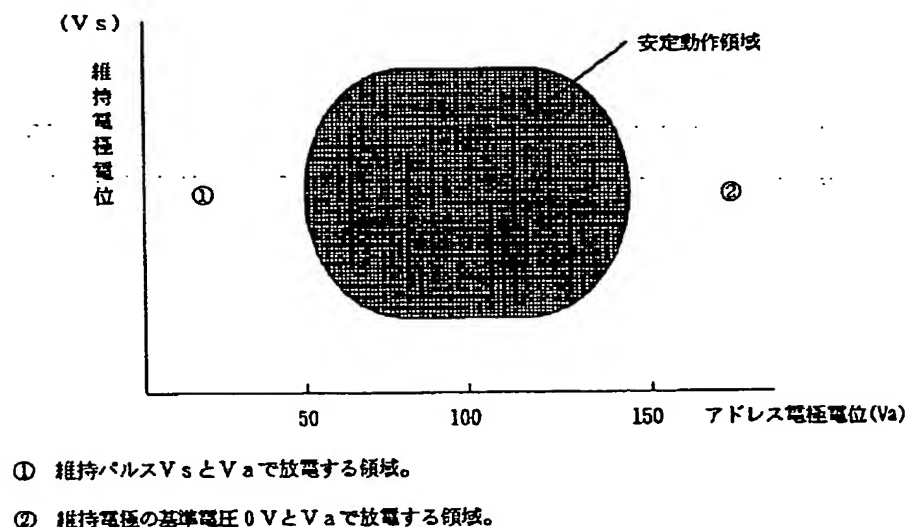
1 2 1, 1 2 2, 1 4 1, 1 4 2, 1 4 4, 1 6 0 駆動装置

3 2 1 第一のパネル部

3 2 2 第二のパネル部

【図4】

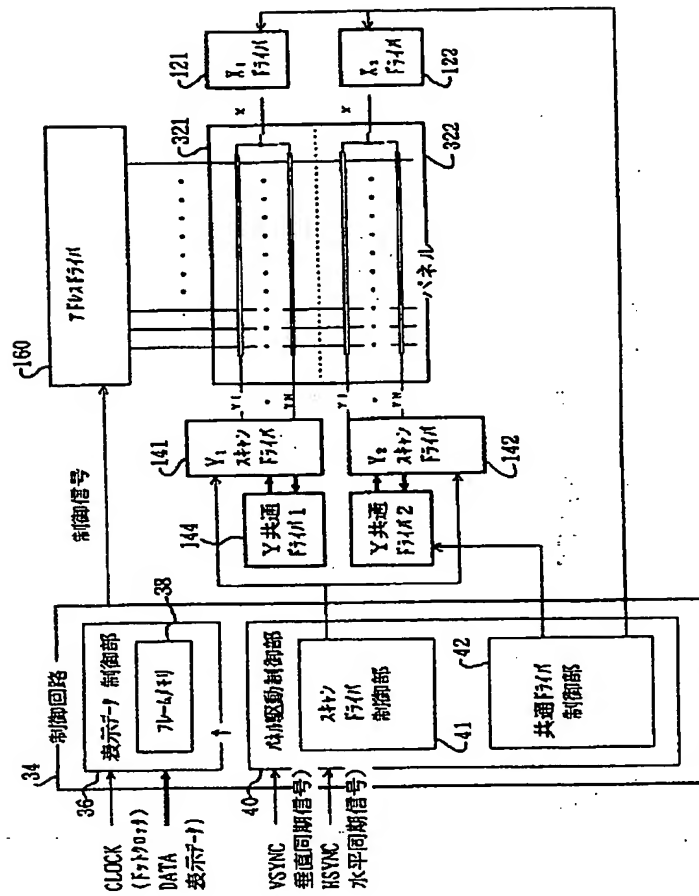
アドレス電極の電位と維持電極の電位の関係図





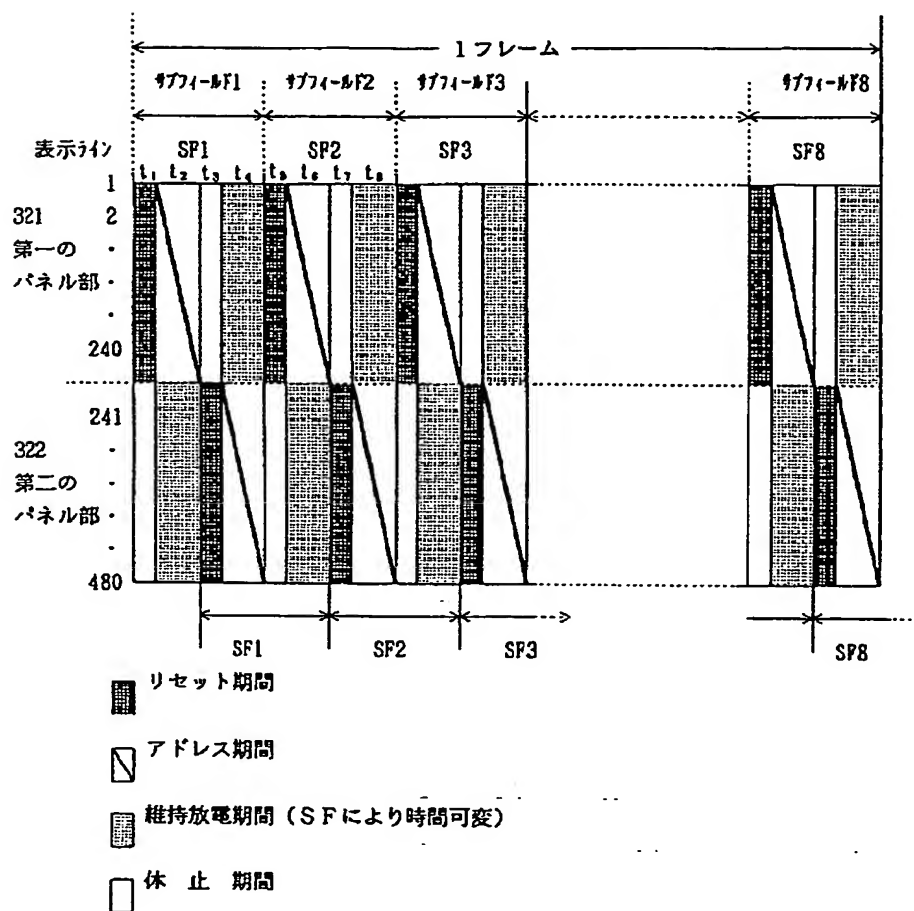
【図1】

実施の形態のPDPの概略ブロック図



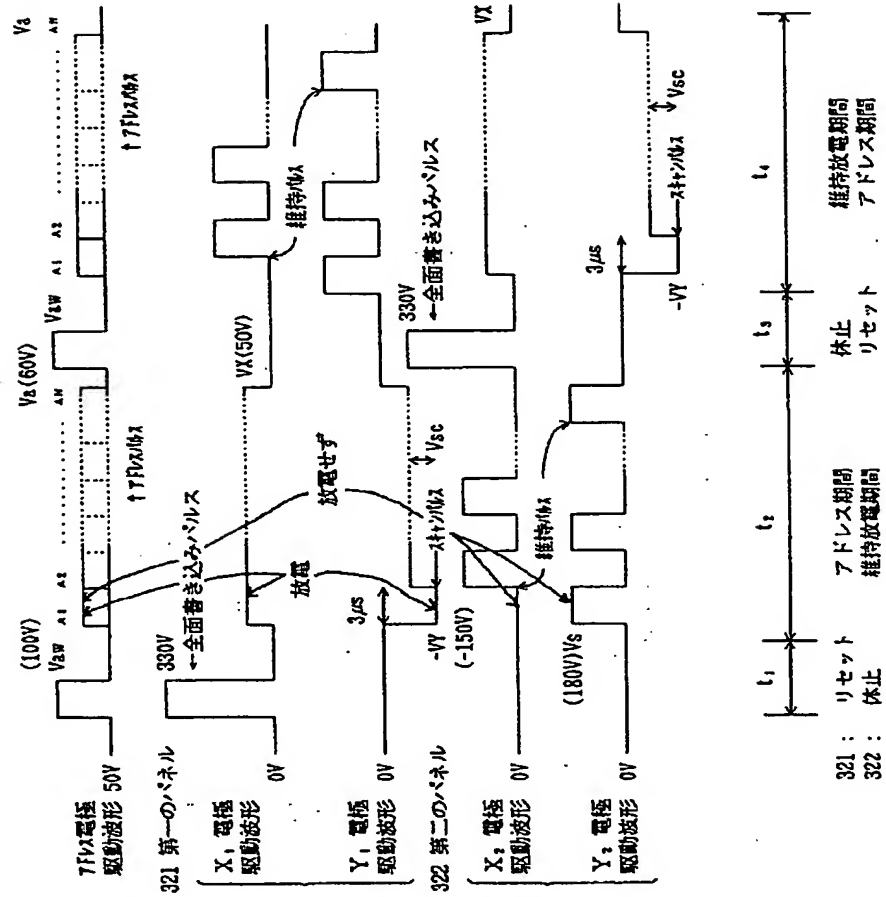
【図2】

実施の形態の1フレーム分のタイムチャート図



【図3】

実施の形態の駆動波形図（1）

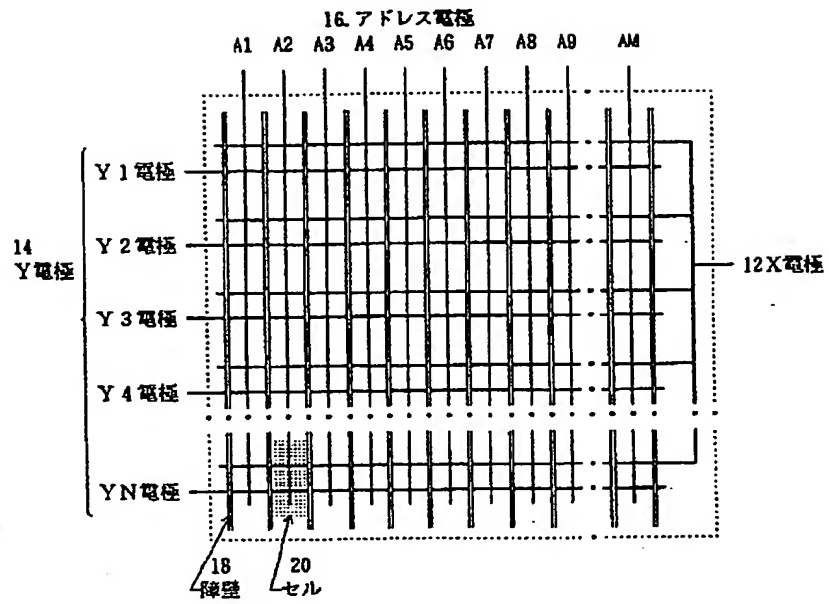


### 実施の形態の駆動波形図（２）



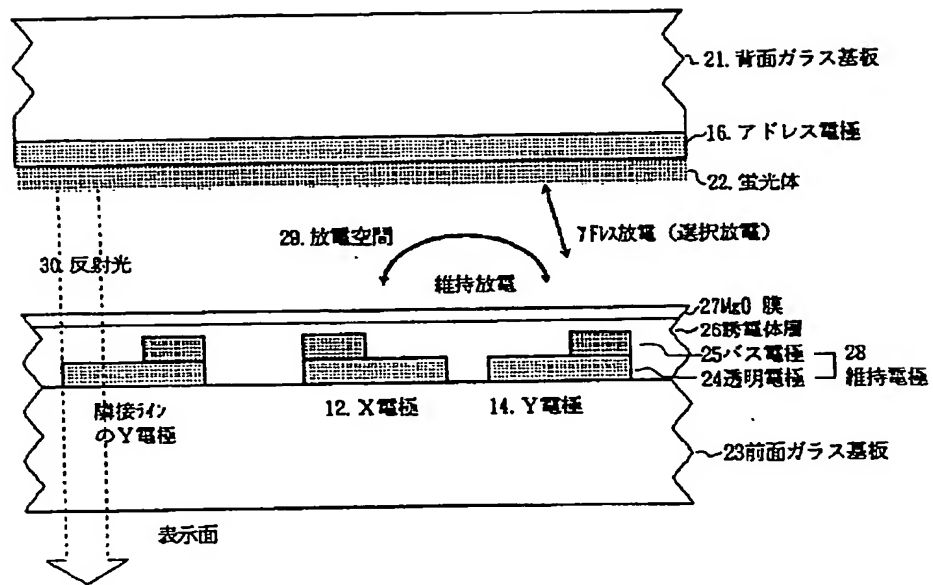
【図6】

AC型PDPの概略平面図



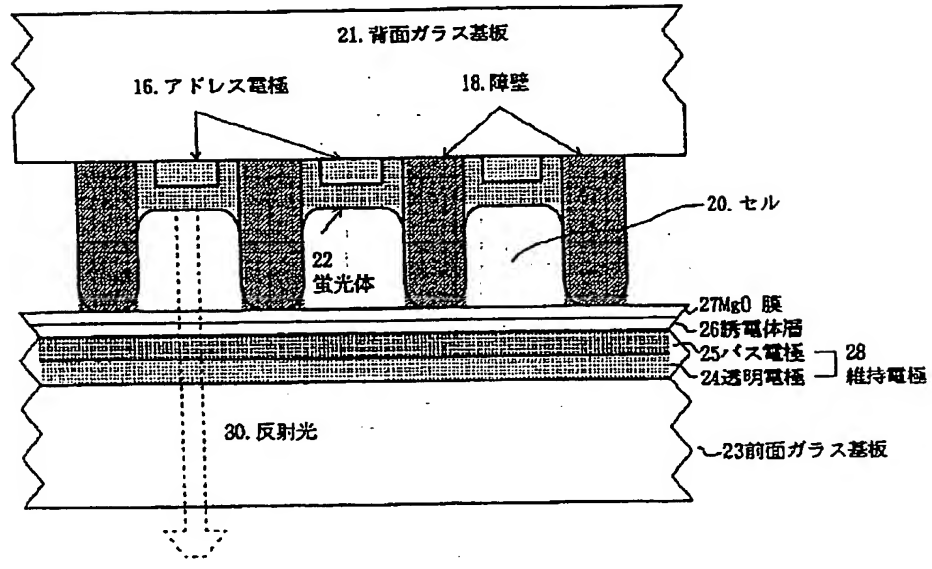
【図7】

AC型PDPの概略断面図



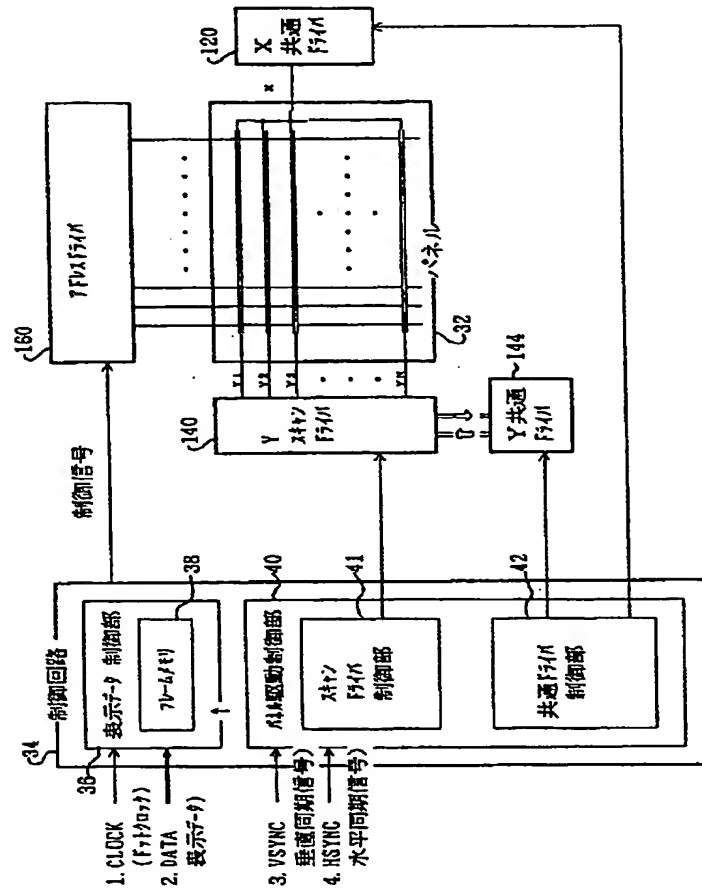
【図8】

AC型PDPの概略断面図



【図9】

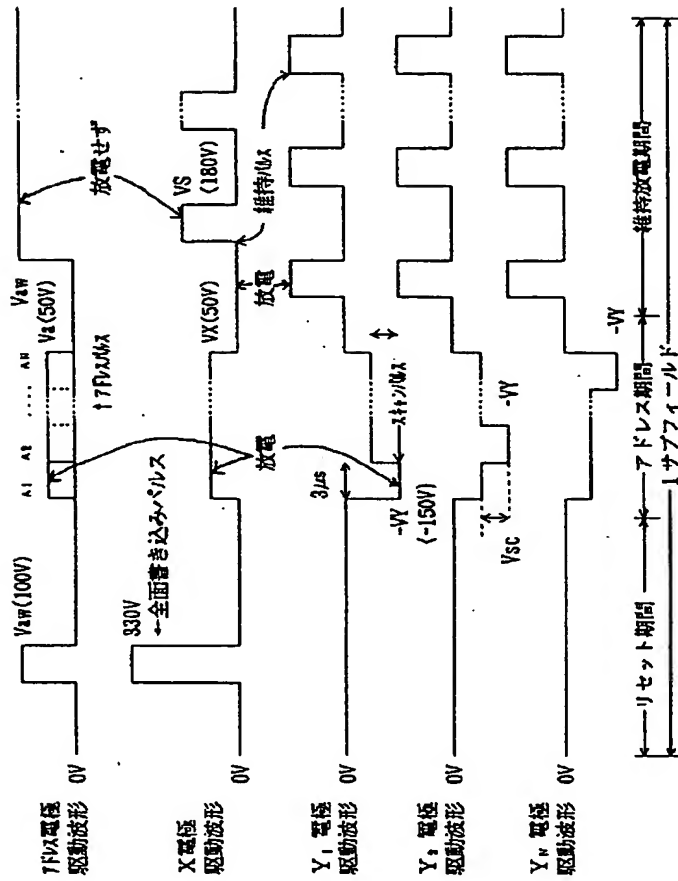
従来のPDPを駆動するための周辺回路のブロック図





【図10】

AC型PDPの従来の一般的な駆動波形図



【図 11】

従来の1フレーム分のタイムチャート図

